

文章编号:1007-2780(2014)06-0982-07

显示阵列中电信号传输延迟计算方法

陈洪财*, 李 翔

(韩山师范学院 物理与电子工程系, 广东 潮州 521041)

摘要:从传输线电压与电流方程出发,对显示阵列的 2T1C 型驱动电路,建立了等效电路模型。在综合考虑栅信号传输电路中多种参数的基础上,求解了栅信号电压函数表达式;仿真并计算了栅信号延迟对液晶显示屏尺寸、显示分辨率及栅信号电极材料的依赖关系;解决了复杂参数下的栅电极信号求解难题,为显示屏尺寸、显示分辨率、材料参数要求提供理论计算依据。

关键词:栅电极;信号延迟;方程式

中图分类号:TP37 **文献标识码:**A **doi:**10.3788/YJYXS20142906.0982

Calculation method of electrical signal delay in display array

CHEN Hong-cai*, LI Xiang

(Physics and Electronic Engineering Department, Hanshan Normal University,
Chaozhou 521041, China)

Abstract: An equivalent circuit model for the 2T1C driver in delay array is established starting from transmission voltage and circuit equations. Gate signal voltage function is also provided after comprehensively considering various parameters in gate signal transmission circuit. The dependent relation of gate signal delay on LED display size, display resolution and gate electrode material is simulated through numerical computation. The difficult problem of gate signal solution under complex parameter environment is addressed and theoretic calculation basis is contributed for satisfying the requirements of LED display size, display resolution and material parameter.

Key words: gate electrode; signal delay; equation

1 引 言

由于市场需要,显示屏向着大尺寸、高清晰度、超薄、低功耗的方向发展。对于大尺寸、高清晰度显示屏的设计,需要解决 TFT 基板、像素图案制作、器件封装技术难题^[1],同时,还要解决由

栅信号畸变和延迟而导致的图像信号失真问题^[2]。随着显示器尺寸的增加和分辨率的提高,信号驱动阵列迅速增加,栅信号畸变和延迟更加明显^[3],由于栅信号畸变影响到图像失真和清晰度,需要一种算法通过计算得到栅信号传输的精确数学表达式,避免通过实验找到驱动阵列与栅信号传输之间的关系,从理论上计算得到驱动阵

收稿日期:2014-06-30;修订日期:2014-07-15.

基金项目:中华人民共和国科学技术部(No. 2011DFR90720)

* 通信联系人, E-mail: czhschc@126.com

列的栅信号传输的精确值,解决显示阵列(显示器尺寸)与栅信号畸变之间的数学关系。

引起栅极信号畸变和延迟的原因较为复杂,主要是大规模 TFT 驱动阵列电路中的电阻、电压保持电容以及栅极线线间电感和线间电容等引起的。比如,用透光率较高的 ITO 材料制作的栅极线存在电阻、像素阵列中存在多种电容^[3];像素中金属电极和绝缘介质的材料选择、器件结构以及像素阵列电路的设计;而且还与显示器的分辨率、尺寸等显示性能参数有关。而这些参数同时又涉及到器件的开口率、成本、工艺难度、成品率等^[4-5]。因此,TFT-OLED 的优化设计是一个综合多种参数和因素的复杂课题,准确理解信号畸变和延迟的形成机制是进行优化设计的关键。

目前,对 TFT LCD, TFT AMLCD 栅极信号的研究已经很多,如 Muju LI 对 TFT AMLCD 的 a-Si TFT 薄膜晶体管建立了模型,得到了栅电极等效电路的 RC 因子^[6],栅极信号的延迟时间常数为 RC;Toshihisa Tsukada 等人将 TFT LCD 串行驱动电路简化为电阻和电容串并联电路^[7],其中电阻为栅极线的固有电阻,电容是像素中存在的电容。

基于栅极总线建立 Thomson Cable 等式,获得脉冲传播的方程 $-\frac{\partial v(x,s)}{\partial x} = Ri$ 和 $-\frac{\partial i(x,t)}{\partial x} = C \frac{\partial v(x,t)}{\partial t}$,通过解方程得到了电压达到 90% 的延迟时间 $t_d = 1.03RC L_g^2$,其中, R 为栅极单位长度的电阻值, C 为单位长度的电容值, L_g 为栅极线的长度。

从延迟时间的结果看,延迟时间是 RC 串联电路的延迟,应用于 TFT LCD 设计具有一定的理论意义。

以上的方程的建立基础是 TFT LCD 驱动模型,在 Thomson Cable 等式中,忽略了 TFT 器件的电导,同时简化了栅极总线和地之间的单位长度的电感、电导等^[8],另外,Thomson Cable 方程的输入信号是理想信号,实际栅信号具有上升时间和下降时间^[9]。因此,需要建立符合实际输入信号波形的电压和电流方程,用于推算 TFT-OLED 栅极电信号波形和延迟时间。

本文首先提取了驱动 OLED 发光的 TFT 晶体管电学模型,然后对常用的 2T1C 型像素驱动

电路建立了等效电学模型,形成栅电极驱动等效电路并建立了电学方程式,通过对电学方程式求解,等到了栅电极末端的电压传输表达式,取电压信号的上升沿期间,电压值达到输入电压最大值的 0.9 所用的时间值即为传输延迟时间常数,得到了栅信号在显示阵列中传输的数学精确表达式。可用于显示阵列设计中,计算显示阵列的大小与栅信号畸变之间关系。

最后通过模拟和实际测量,验证了本文方法的可行性。

2 TFT 像素驱动单元模型

对于大尺寸显示器设计者,需要有精确的 TFT 模型准确描述其电学特性。目前 TFT 器件的基础理论已经成熟,但建立准确、独立的 TFT 模型还具有一定难度。图 1 是基于实验基础上的 TFT 等效电学模型^[1]。

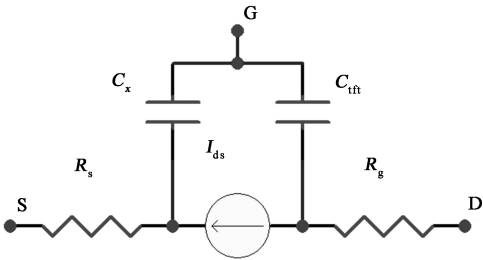


图 1 TFT 等效电学模型
Fig. 1 Equivalent electrical model

按照 TFT 等效模型建立像素驱动电路,即用 2 个 TFT 和 1 个保持电容驱动 1 个 OLED,称为 2T1C 结构,电路图如图 2。TFT 以掺杂 Si++ 作为衬底,用热氧化生长法在衬底上生长

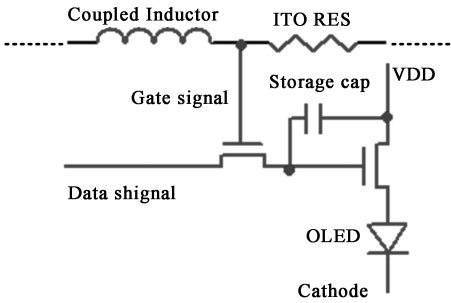


图 2 2T1C 型像素驱动显示电路
Fig. 2 Pixel driver display circuit for 2T1C model

250 nm 的 SiO₂ 作为栅绝缘层,有源层厚度 50 nm,TFT 的沟道长度为 30 nm、宽度为 220 μm。这种 TFT 的电学特性为:关态电流为 1.8 pA,开关比为 10⁸,栅源线交汇处的交叠电容 C_x 约为 0.017 pF,TFT 的沟道电容 C_{TFT} 约为 0.017 pF,存储电容取值为 C_s = 1.3 pF,这样的设计可以增大开口率^[9]。

对于显示器而言,是由多行像素组成的,1 行像素共用一个栅电极,栅电极的信号电压驱动 OLED 的发光,在电压保持电容的作用下 OLED 持续发光,直到下一个栅电极信号改变 OLED 的发光强度^[10-11]。将共用一个栅电极信号的一行像素驱动电路作等效电路图,如图 3 所示。图中 L₀ 为栅电极和屏蔽地等形成的电感,用金属材料或者用 ITO 做栅电极,电阻用 R₀ 表示,2T1C 型像素驱动显示电路的总电阻用 C₀ 表示,而电导用 G₀ 表示。由于不同尺寸的显示器栅电极长度和驱动的像素数量不同,用单位长度表示这些电学量比较合理^[11-12]。

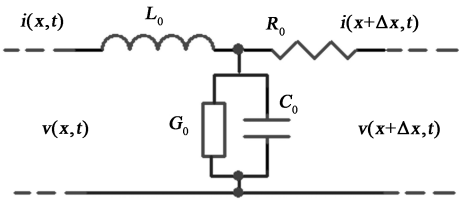


图 3 2T1C 型电路等效图(注:图中 L₀ 为单位长度电感,R₀ 单位长度电阻,C₀ 单位长度的电容,G₀ 为单位长度电导。)

Fig. 3 Equivalent circuit of 2T1C model (note: L₀ is the inductance per unit length; R₀ is the resistance per unit length; C₀ is the capacitance of per unit length; G₀ is the conductance per unit length)

3 栅电极传输线上电压信号的计算

栅电极传输线如图 3,栅电极传输线上挂接多个电容性负载,按照电容性负载信号传输理论,信号的传输会产生反射,其极性与信号跃变极性相反^[13-15],为使各个电容性负载相互的影响最小,各负载还应该按一定的规则配置,如果配置不当,产生的反射可使传输信号波形严重畸变,信号延迟时间增大^[16],甚至造成某些负载电路工作发生错误。为了获取信号传输的计算公式,

需要建立电压、电流传输方程式。

3.1 输入信号表示

为了描述信号在传输过程中的变化,首先定义输入信号为具有线性上升边沿的跃变信号,如图 4。信号经过 t_r 时间后上升到电压最大值 E₀。

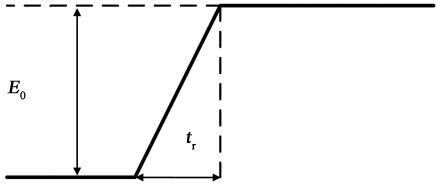


图 4 跃变信号波形
Fig. 4 Jump signal waveform

这种理想跃变信号可表示为:

$$e_i(t) = \frac{E_0}{t_r} t H(t) - \frac{E_0}{t_r} (t - t_r) H(t - t_r), \quad (1)$$

其中:H(t)等为单位阶跃函数,e_i(t)经拉普拉斯变换,输入电压信号可以表示为:

$$\bar{V}_0(s) = k \frac{E_0}{t_r s^2} (1 - e^{-t_r s}). \quad (2)$$

3.2 电压、电流传输方程

为了计算 OLCD 驱动电路对电容性负载的驱动性能,首先将驱动电路对电容性负载用均匀传输模型代替,设图 4 传输线上一点的位置为 x,时间为 t,传输线上的电压与电流应满足下列方程:

$$\begin{cases} \frac{dv(x,s)}{dx} = -R_0 i(x,t) - L_0 \frac{\partial i(x,t)}{\partial t} \\ \frac{di(x,t)}{dx} = -G_0 v(x,t) - C_0 \frac{\partial v(x,t)}{\partial t} \end{cases} \quad (3)$$

取拉氏变换,在零初始条件下可得它的一般解:

$$\bar{V}(x,s) = A(s)e^{-r(s)x} + B(s)e^{r(s)x}, \quad (4)$$

$$\bar{I}(x,s) = \frac{A(s)}{Z_c(s)}e^{-r(s)x} - \frac{B(s)}{Z_c(s)}e^{r(s)x}, \quad (5)$$

其中:A(s)和 B(s)为与边界条件有关的待定常数。

$$\begin{cases} Z_c(s) = \sqrt{\frac{R_0 + L_0 s}{G_0 + C_0 s}} \\ \gamma(s) = \sqrt{(R_0 + L_0 s)(G_0 + C_0 s)} \end{cases} \quad (6)$$

栅极信号输入端:

$$x=0, \bar{V}(0,s) = \bar{E}(s) + \bar{I}(0,s)Z_i(s).$$

栅极信号终端开路情况: $x=l_g, \bar{I}(l_g, s)=0$ 。
在此边界条件下,可求得 $A(s)$ 和 $B(s)$ 为:

$$A(s) = \frac{k(s)E(s)}{1 - \rho_L(s)\rho_i(s)e^{-2r(s)l}}. \tag{7}$$

$$B(s) = A(s)\rho_L(s)e^{-2r(s)l}. \tag{8}$$

$$\begin{cases} k(s) = \frac{Z_c(s)}{Z_c(s) + Z_i(s)} \\ \rho_i(s) = \frac{Z_i(s) - Z_c(s)}{Z_i(s) + Z_c(s)} \\ \rho_L(s) = \frac{Z_L(s) - Z_c(s)}{Z_L(s) + Z_c(s)} \end{cases}. \tag{9}$$

对于任意的边界条件传输,令 $Z_i(s)$ 、 $Z_c(s)$ 、 $Z_L(s)$ 分别为拉普拉斯变换形式下的信号输入阻抗、栅线传输阻抗和负载阻抗。 $k(s)$ 的物理意义是理想信号源经由信号源阻抗输入到栅极输入端形成的衰减系数;而 $\rho_i(s)$ 是经由栅极总线形成的衰减系数, $\rho_L(s)$ 是经由输出阻抗形成的衰减系数,对于输出端不接任何阻抗而形成开路时, $Z_L(s)$ 可以看作无穷大,则 $\rho_L(s)=1$ 。

将式(8)和(9)中 $A(s)$ 和 $B(s)$ 代入(4)得到电压传输的表达式:

$$\bar{V}(x, s) = \frac{k(s)E(s)}{1 - \rho_L(s)\rho_i(s)e^{-2r(s)l}} [e^{-r(s)x} + \rho_L(s)e^{-r(s)(2l-x)}] = k(s) \sum_{n=0}^{\infty} \rho_L^{\frac{n+1}{2}}(s) \rho_i^{\frac{n}{2}}(s) E(s) e^{-r(s)(2l+(-x)\frac{n+1}{2})}, \tag{10}$$

其中: $(n+1)/2, n/2 \in \mathbf{Z}$, 这就是输出电压的表达式。

$(n+1)/2=1, 2, 3, \cdots$ 时, 分别表示输入电压波的反射电压波的拉普拉斯变换, 即输入电压波和各次反射波的拉普拉斯变换。

当信号沿着栅极传输时, 由于电阻、电容等的影响, 会逐步延迟, 最后的像素节点, 即 $x=L_g$ 处

的延迟量最大, 波形的失真最大, 只需要计算 $x=L_g$ 处的波形就能保证其他像素节点的信号完整性。带入 $\rho_i(s)$ 、 $\rho(s)$ 和 $x=L_g$, 则式(10)求反变换得电压信号的传输表达式。

令 $R=R_0L_g$, 每一个反射波在 $x=L_g$ 的叠加可以简化为:

$$v(L_g, t) = (1 - \sum_{n=0}^{\infty} \frac{1}{2n-1} \frac{T}{t_r} (1 - e^{-\frac{t_r}{T}}) \exp[-\frac{(2n-1)^2 \pi^2}{4RCL_g^2} t - 2L_g \sqrt{l_0 C_0}]) k E_0, \tag{11}$$

式中: $T = \frac{R_0 L_g^2 C}{2}$, $k = \frac{R_0 L_g}{R_0 L_g + R_i}$ 。

3.3 回路中电阻和电容的计算

栅电极信号延迟的因素主要是回路中的电阻和电容等, 为了简化计算, 电阻可以用栅电极导线电阻取代, 它取决于 ITO 电极材料的电阻率和电极线的尺寸^[17], 如果取显示屏的长宽比为 4 : 3, 栅电极线单位长度的电阻可以表示为:

$$R_0 = \frac{4\rho_{gate}}{5d_{gate}W_{gate}}, \tag{12}$$

其中: ρ_{gate} 是栅电极的电阻率; d_{gate} 是栅电极厚度; W_{gate} 是栅电极宽度。

回路中电容的处理, 回路中电容包括栅源线交汇处的交叠电容 C_x 和 TFT 的沟道电容 C_{TFT} 等, 其中

$$C_x = (\epsilon_i W_{gate} W_{date}) / d_i, \tag{13}$$

式中: ϵ_i 为绝缘层介电常数; d_i 为绝缘层的厚度; W_{date} 为信号线宽度。

当栅脉冲施加在 TFT 器件上时, 有源层与绝缘层界面引起感应电荷并形成导电沟道。因此, 这一界面与栅电极分别作为上下电极与其间的栅绝缘层构成 TFT 沟道电容 C_{TFT} 。由于 TFT 沟道面积与栅源汇线的交叠面积接近, 而且电介质的材料和厚度相同, 为了简化计算, 令 $C_{TFT} = C_x$ 。另外, 还包括像素存储电容 C_s 是一个固定的常数。如果显示屏的长宽比为 4 : 3 时, 栅极线单位长度的电容可以表示为:

$$C_0 = \frac{4(C_b + \sum_{i=1}^{3N_{date}} (2C_x + 2C_{TFT} + C_s))}{5diag}, \tag{14}$$

其中: C_b 为栅极线和地之间的耦合电容, $diag$ 为

显示屏的对角线长度。

4 计算结果和讨论

计算对象为彩色 TFT-OLED。参数设定为： $W_{\text{gate}}=10\text{ }\mu\text{m}$ ， $W_{\text{date}}=7\text{ }\mu\text{m}$ ， $\epsilon_i\approx6.198\times10^{-13}\text{ F/cm}$ ， $d_{\text{gate}}=250\text{ nm}$ ， $d_i=300\text{ nm}$ ， $\text{diag}=38.1\text{ cm}$ ；ITO 栅电极材料的厚度为 25 nm ，宽度为 0.3 mm 。设定栅信号强度为 12 V ，计算时 T_g 设为 $15\text{ }\mu\text{s}$ ，输入信号的上升时间和下降时间为 $T_r=5\text{ ns}$ ，可满足对不同分辨率的实际评价要求。

栅电极延迟时间常数 Δt 定义为： $e_i(t)$ 从 0 V 上升到 $0.9\text{ }E_0$ 所需要的时间，延迟时间是对栅电极线的末端进行计算的，并考虑栅电极和屏蔽地线的线间电容和电感作用^[17]。

图 5 给出了 ITO 材料的导电率为 $5\times10^{-7}\text{ }\Omega\cdot\text{m}$ ，栅电极延迟时间常数随分辨率变化的关系图。图 5 中，y 坐标为延迟时间常数，x 坐标是栅线上的像素点数。计算用显示屏的长宽比为 $16:9$ ，像素之间的距离为 0.625 mm 。当显示屏像素不同时，栅电极线长度不同，栅电极线的电阻不同，栅电极线上的驱动像素不同。虽然单位长度的电容相同，但总电容不同。因此，栅电极信号延迟时间常数不同。栅电极延迟时间常数随栅电极线上的像素点数（分辨率）增加而增大，当像素数为 $1\text{ }920$ 时，延迟时间的常数已达到 $12.3\text{ }\mu\text{s}$ 。若根据 $e_i(t)=\frac{E_0}{t_r}tH(t)-\frac{E_0}{t_r}(t-t_r)H(t-t_r)$ ， t_r 越大，上升时间越长，栅信号延迟时间也会越大。当像素数大于 $1\text{ }920$ 时，延迟时间已经达到

$12.3\text{ }\mu\text{s}$ ，不能保证在选通时段内将 TFT 沟道完全打开。图像信号不能充分对像素电容充电，最终导致显示图像的失真，必须考虑进一步降低 ITO 材料的电阻率，或者降低栅极线上的总电容值。

图 6 表示栅电极线的像素单元为 $1\text{ }024$ ，栅电极延迟时间常数和 ITO 材料电阻率的关系，由图可知，当电阻率为 $\rho=110\times10^{-8}\text{ }\Omega\cdot\text{m}$ ，栅极的延迟常数为 $12.5\text{ }\mu\text{s}$ 。图 7 是使用数据仿真软件 Modbus SIM 对式 (11)、(12)、(13) 仿真，得到数据后再用电路仿真软件 Multisim 仿真的结果，图 7 表示输入信号为式 (1) 时，输出信号延迟的波形图。

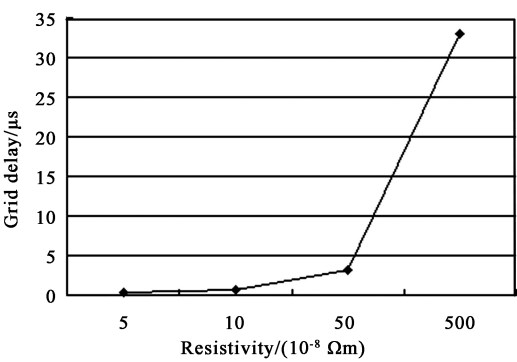


图 6 延迟时间常数和 ITO 材料电阻率的关系
Fig. 6 Relation of delay time constant and ITO material resistivity

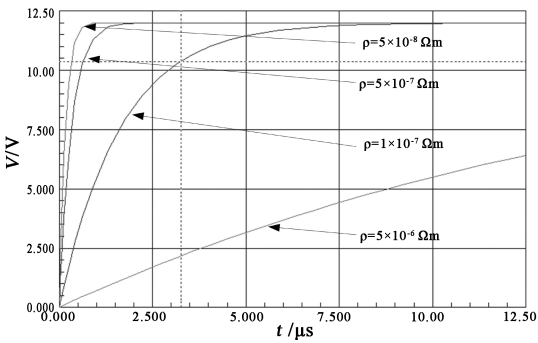


图 7 输出信号波形和 ITO 材料电阻率的关系
Fig. 7 Relation of output signal waveform and ITO material resistivity

5 结 论

本文对 OLED 驱动的 2T1C 型结构，建立了等效电路模型，在此基础上建立了栅电极回路等效电路模型，在综合考虑栅信号线电阻、栅与源信

图 5 延迟时间常数和分辨率的关系图
Fig. 5 Relation curve of delay time constant and resolution

号线的交叠电容以及 TFT 导电沟道电容等参数的基础上建立了栅电极信号传输的电压、电流方程式。仿真和计算了栅信号延迟对液晶显示屏尺

寸、显示分辨率及栅信号电极材料的依赖关系。本文建立的方程和电信号表达式,可以为 TFT-OLED 显示屏的设计提供设计依据。

参 考 文 献:

- [1] 尹盛,江博,李喜峰. 17.8 cm 彩色 AMOLED 驱动模块的研制[J]. 液晶与显示,2012,27(3):347-352.
Yin S, Jiang B, Li X F. Driving module for 17.8cm AMOLED [J]. *Chinese Journal of Liquid Crystals and Display*, 2012, 27(3): 347-352. (in Chinese)
- [2] 刘健,谢文法. 10LED 器件光电性能集成测试系统研制[J]. 液晶与显示,2012,28(1):132-137.
Liu J, Xie W F. Integrated optoelectronic performance test system for OLEDs [J]. *Chinese Journal of Liquid Crystals and Display*, 2012, 28(1): 132-137. (in Chinese)
- [3] 李想,郑喜凤,陈宇. 基于 Linux 下的 OLED 显示模块设计[J]. 液晶与显示,2012,27(1):103-107.
Li X, Zheng X F, Chen Y. Design of OLED display module based on S3C2440 [J]. *Chinese Journal of Liquid Crystals and Display*, 2012, 27(1): 103-107. (in Chinese)
- [4] Cantatore, Geuns T C T, Gelinck G H, et al. A 13.56 MHz RFID system based on organic transponders [J]. *Journal of Solid-State Circuits*, 2007, 42 (1): 84-92.
- [5] Myny K, Steudel S, Vicca P. Plastic circuits and tags for 13.56MHz radio-frequency communication [J]. *Solid-State Electronics*, 2009, 53(12), 1220-1226.
- [6] Li M J, Yan B L, Zhu Y F. Simulation of gate delay for inverted staggered a-Si TFT AMLCD [J]. *Chinese Journal of Liquid Crystals and Displays*, 2007, 14 (2): 122-126.
- [7] Tosshihisa T. TFT / LCD Addressed by a Thin Film Transistor Liquid Crystal Display [M]. Beijing: Machinery Industry Press, 2012: 24-27.
- [8] 林鸿涛,王明超,姚之晓,等. TFT-LCD 中画面闪烁的机理研究[J]. 液晶与显示,2013,28(4):561-571.
Lin H T, Wang M C, Yao Z X, et al. Mechanism research about flicker in TFT-LCD [J]. *Chinese Journal of Liquid Crystals and Display*, 2013, 28(4): 561-571. (in Chinese)
- [9] 冉峰,何林奇,季渊. 无线 OLED 微显示器系统的设计与实现[J]. 液晶与显示,2012,27(5):633-637.
Ran F, He L Q, Ji Y. Design and implementation of wireless OLED microdisplay system [J]. *Chinese Journal of Liquid Crystals and Display*, 2012, 27(5): 633-637. (in Chinese)
- [10] 云利军,石俊生,郭建华. 基于 PIC18F2550 的 OLED 测试系统的设计与实现[J]. 液晶与显示,2010,25(6): 858-862.
Yun L J, Shi J S, Guo J H. Design and implementation of OLED test system based on PIC18F2550 [J]. *Chinese Journal of Liquid Crystals and Display*, 2010, 25(6): 858-862. (in Chinese)
- [11] Dietz P, Leigh D. Diamond touch: a multi-user touch technology [C]. *Proceedings of ACM UIST'01, Orlando FL, November 2001*: 118-124.
- [12] 孙扬,张永栋,朱燕林. 单层 ITO 多点电容触摸屏的设计[J]. 液晶与显示,2010,25(4):551-553.
Sun Y, Zhang Y D, Zhu Y L. Design of single layer ITO capacitive touch panel [J]. *Chinese Journal of Liquid Crystals and Display*, 2010, 25(4): 551-553. (in Chinese)
- [13] Sharad K, David E. A Fast Integral Equation Solver for Efficient Program 3-Dimensional Extraction [M]. Proctor ICCAD, 1997: 448-455.
- [14] 金钰,郑喜凤,丁铁夫. 基于 DSP 的 OLED 显示器软硬件设计及实现[J]. 液晶与显示,2008,23(2):209-213.
Jin Y, Zheng X F, Ding T F. Hardware and software design and implementation of OLED display based on DSP [J]. *Chinese Journal of Liquid Crystals and Display*, 2008, 23(2): 209-213. (in Chinese)
- [15] Yang Z Z, Wang Z Y. A visual 3-D multiple accelerated extractor for VLSI parasitic interconnect capacitance [J]. *Anta Electronic Silica*, 2000, 28(11): 131-136.

[16] Mido T, Hiroshi I, Kumara A. Test structure for characterizing capacitance matrix of multi-layer interconnects in VLSI [J]. *IEICE Transactions on Electron*, 1999, 82(4): 570-575.

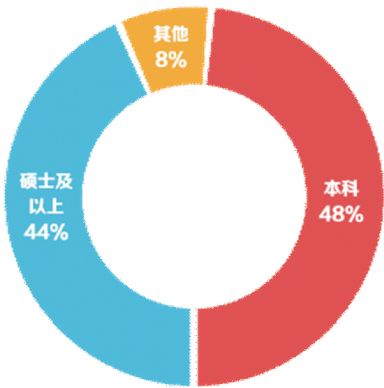
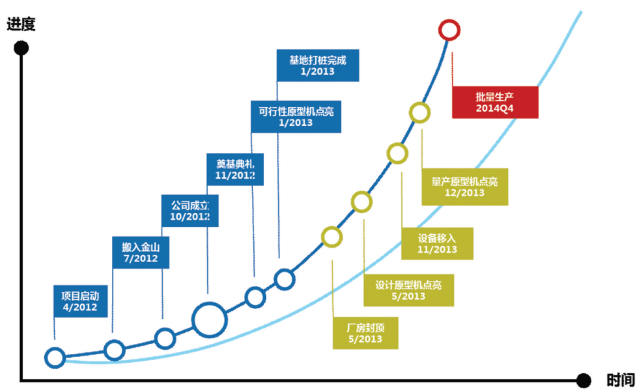
[17] Sakurai T. Closed-form expressions for interconnection delay, coupling and crosstalk in VLSI's [J]. *IEEE Transactions on Electron Devices*, 1993, 40(1): 118-124.

作者简介:陈洪财(1967—),男,副教授,主要从事电子技术及信息处理应用研究。E-mail:czhschc@126.com

李翔(1977—),男,副教授,主要从事群体智能,分布式系统,过程控制的研究。E-mail:XL_HUSE@126.com

上海和辉光电有限公司

和辉光电成立于 2012 年 10 月,是由上海市政府和金山区政府共同投资的上海市战略性新兴产业重点项目。公司专注于中小尺寸 AMOLED 显示屏量产和下一代显示技术的研发。一期投资总额 60 亿人民币,前期项目于 2012 年 11 月破土动工,预计 2014 年第四季度开始批量生产,建成后将成为国内第一条、设备最完善、技术最先进的第 4.5 代低温多晶硅(LTPS)AMOLED 量产线,率先在 AMOLED 量产工艺领域取得突破。



教育背景
技术团队中拥有硕士以上学历的员工占 44%

地址:上海市金山区九工路 1568 号
邮编:201506
电话:138-168-40495(于涛)
邮箱:barry516@163.com